Bitácora Proyecto Grupal 1 – Fundamentos de Arquitectura de Computadores

Vega Marín Giancarlo

Rodríguez Montero Juan Daniel

Gamboa Mora Gustavo Adolfo

17 de setiembre: Asignación de proyecto por parte del profesor. No se deciden aún los grupos, debido a otros compromisos con otros cursos.

24 de setiembre: Grupo de proyecto grupal 1 formado.

1 de octubre: Compra del motor DC, debido a que el motor no había servido previamente en el proyecto 1.

2 de octubre: Se implementa el primer módulo, el cual sirve para describir el primer decodificador del proyecto individual. Dicho decodificador recibía 4 bits que representaba la cantidad de dedos, y su salida era de 2 bits

Sin embargo, se logra apreciar un error. El módulo fue diseñado en un modelo comportamental. El enunciado de la tarea pide específicamente que debe ser modelo estructural. Se procede a realizar el cambio.

ACTUALIZACIÓN: Se logró diseñar el código en modelo estructural del decodificador de dedos, y el acumulador. Además, se diseñó el display de 7 segmentos, y se visualiza lo mejor posible en la FPGA.

Se documentará el día siguiente cuando se vaya a hacer el informe de la Tarea 1.

3 de octubre: Se realizó el informe de la tarea 1, donde se explica a detalle los conceptos teóricos de los HDL y los diferentes tipos que hay, además de las diferencias entre los modelos de estructura y comportamental, también se muestra parte del código diseñado para la solución de la tarea y fotos de la FPGA.